従来品と比べて集積度が2倍，消費電力が同程度のFPGA
Stratix Ⅲ

米国Altera社は，65nmプロセスで製造するFPGA「Stratix Ⅲファミリ」を発売する．本FPGAは，従来の90nmプロセスで製造するStratix Ⅱと比べて，2倍の集積度と，25％の高速化を実現している．一方，消費電力は同程度にとどめたという．

同社は，消費電力を抑えるため，論理ブロックごとに，高速モード，低消費電力モード，未使用モードを選択できる技術を導入した．高速化のボトルネックになるクリティカル・パスに関連する論理ブロックには高速モードを，速度が重要でない論理ブロックには低消費電力モードを，使用していない論理ブロックには未使用モードを割り当てる．これにより，動作速度を低下させずに消費電力を抑えられるという．低消費電力モードではFPGAのコア電圧を制御している．また，未使用モードでは論理ブロックへのデータやクロックの供給を止めている．

同社は同時に，Stratix Ⅲに対応するFPGA開発環境「Quartus Ⅱ デザイン・ソフトウェア・バージョン6.1」も発売する．2006年12月5日よりダウンロードが可能となる．Logic，Enhancedの各サブファミリのエンジニアリング・サンプルは，2007年第3四半期に出荷を開始する．

表1 「Stratix Ⅲ」の概要

サブファミリ名	デバイス名	ALM数	等価LE数	内蔵メモリ（ビット）	18ビット×18ビット乗算器（FIRモード）	PLL数
Stratix Ⅲ L（Logic；汎用）	EP3SL50	19K	48K	1.8M	216	4
	EP3SL70	27K	68K	2.1M	288	4
	EP3SL110	43K	107K	4.2M	288	8
	EP3SL150	57K	142K	5.2M	384	8
	EP3SL200	80K	199K	7.4M	576	12
	EP3SL340	135K	338K	17.2M	576	12
Stratix Ⅲ E（Enhanced；無線信号処理や画像処理向け）	EP3SE50	19K	48K	4.6M	384	8
	EP3SE80	32K	80K	6.2M	672	12
	EP3SE110	43K	107K	7.0M	896	12
	EP3SE260	102K	254K	14.7M	768	12

■価格
549ドルから（EP3SL150，1,000個購入時の単価）
2,000ドル（Quartus Ⅱ，1年間のライセンス料金）
■連絡先
日本アルテラ株式会社
TEL 03-3340-9480
http://www.altera.co.jp/

H.264 D1エンコード処理に対応したメディア・プロセッサ
TMS320DM6437

米国Texas Instruments社は，メディア・プロセッサ「TMS320DM6437」のサンプル出荷を開始した．DSPコアとして「C64x+」を採用している．動作周波数は600MHz．D1（720ピクセル×480ピクセル）の解像度のH.264エンコード処理を30フレーム/sで行える．セキュリティ・カメラやテレビ電話など，画像処理性能と低コスト化のバランスが求められる業務用・民生用機器における需要を見込んでいる．なお本プロセッサは，同社のディジタル・ビデオ応用機器向け開発プラットホームである「DaVinci」の中核となる構成要素である．DaVinciは，ベースとなるプロセッサに加え，評価ボードを含む開発ツールやサンプル・コードなどから構成される．

DaVinci用プロセッサとしては，すでにセットトップ・ボックスなどのディジタル家電向けに「TMS320DM6443」と「TMS320DM6446」が発売されている．これらのプロセッサにはC64x+コアとARMコアが搭載されていた．今回のTMS320DM6437ではC64x+コアのみとし，コストを抑えたという．リサイザやOSD（on-screen display），プレビュー機能などのビデオ処理を専用回路「VPSS（Video Processing Subsystem）」で実現した．これにより，本プロセッサがターゲットとするテレビ電話などの応用であれば，DSPのみでシステム制御も含めて行えるという．なお，VPSSは「TMS320DM6443」と「TMS320DM6446」にも搭載されている．

量産出荷の開始時期は，2007年第2四半期を予定している．本プロセッサ用の評価ボードや開発ツールなども同時期から提供を開始する．サンプル・コードとしては，H.264ベースライン・プロファイルのエンコーダ/デコーダ，H.264メイン・プロファイルのデコーダ，H.263 D1エンコーダ/デコーダなどを提供する．

写真1 ET 2006における「TMS320DM6437」のデモンストレーションの様子

■価格
22.95ドル（TMS320DM6437．1万個購入時の単価）
■連絡先
日本テキサス・インスツルメンツ株式会社
FAX 0120-81-0036
http://www.tij.co.jp/pic/

MOSTインターフェースを備える車載機器向けDSP
ADSP-BF54xファミリ

米国Analog Devices社は，Blackfinプロセッサ「ADSP-BF54x」ファミリ4品種を発売した．「ADSP-BF549」は，MOST（Media Oriented Systems Transport）インターフェースやCANインターフェースを備えたDSPである．260Kバイトの内部メモリを持ち，オーディオや動画などを扱う車載用マルチメディア機器に利用できる．「ADSP-BF548」は，ADSP-BF549からMOSTインターフェースを省いた．「ADSP-BF544」と「ADSP-BF542」は，ADSP-548に対して内部メモリ容量などを減らした廉価版である．

動作クロック周波数は最大600MHz．内部メモリは最大260Kバイト．内部プロセッサ・コアとの間のバスの帯域幅532Mバイト/s．画像処理などの機能をハードウェアとして実装しており，処理の高速化を実現した．ソフトウェアで暗号化したディジタル署名をハードウェアで認証する機能を備えている．パッケージは17mm×17mmのBGAで，4品種のすべてがピン互換性を持つ．

サンプル出荷は2007年第1四半期から，量産出荷は2007年第3四半期から開始する予定．本プロセッサの開発環境であるVisual DSP++は既に出荷している．

■価格
11.95ドルから（ADSP-BF542）
13.25ドルから（ADSP-BF544）
15.95ドルから（ADSP-BF548）
18.58ドル（ADSP-BF549）
（すべて1万個購入時の単価）
■連絡先
アナログ・デバイセズ株式会社
techsupport.japan@analog.com
http://www.analog.com/jp/

国内のIP放送と宅内ネットワークの著作権保護機能を備えるSHマイコン
SH7652

ルネサス テクノロジは，国内のIP放送（インターネット経由のテレビ番組配信）で採用予定の著作権保護機能，および宅内ネットワークの著作権保護規格であるDTCP-IP（Digital Transmission Content Protection over Internet Protocol）に対応した暗号化/復号化機能を備える32ビット・プロセッサ「SH7652」を発売する．著作権保護関連として，暗号アルゴリズム（AES，DES，Triple DES，MUGI）処理やハッシュ・アルゴリズム（SHA-1，SHA-224，SHA-256）処理，メッセージ認証コード生成（HMAC-SHA-1，HMAC-SHA-224，HMAC-SHA-256）といった機能を備えている．

本プロセッサは，CPUコアとしてSH-2Aに倍精度の浮動小数点演算ユニットを組み込んだ「SH2A-FPU」を内蔵している．動作周波数は最大200MHz．また，IEEE 802.3に準拠したMAC（media access control）処理の機能を備えている．本プロセッサを用いると，例えばIP放送の著作権保護処理やDTCP-IP制御を行いながら，HD（high definition）データを2チャネル同時に伝送できる．

2007年1月からサンプル出荷を開始する．なお，本プロセッサを購入する際には，DTCP-IPを規格化したDTLA（Digital Transmission Licensing Administrator）のライセンスを取得する必要がある．

■価格
2,000円（サンプル価格）
■連絡先
株式会社ルネサス テクノロジ
TEL 03-5201-5214
csc@renesas.com
http://japan.renesas.com/

最大1Mバイトのフラッシュ・メモリを搭載するV850マイコン
V850ES/JJ3

NECエレクトロニクスは，最大1Mバイトのフラッシュ・メモリを搭載する32ビット・マイコン「V850ES/JJ3」2品種を発売した．

本マイコンでは，内蔵フラッシュ・メモリの容量が1Mバイトの品種と768Kバイトの品種を用意する．内蔵RAMの容量は60Kバイト，システム・クロック周波数は2.5MHz～32MHz，I/Oポート数は128．11個の16ビット・タイマと1個のウォッチドッグ・タイマ，4個のDMAコントローラ，16チャネルの10ビットA-Dコンバータ，2チャネルの8ビットD-Aコンバータなどを内蔵する．電源電圧は2.85V～3.6V．パッケージは，外形寸法が20mm×20mmの144ピンLQFP．

これとは別に，最大512Kバイトのフラッシュ・メモリを搭載する16ビット・マイコン「78K0R/Kx3」14品種を発売した．本マイコンは，消費電力が1.8mW/MIPSと低いという特徴がある．内蔵フラッシュ・メモリは128Kバイト～512Kバイト，システム・クロック周波数は2MHz～20MHz，I/Oポート数は88～132．

フラッシュ・メモリへの書き込みとデバッグを行うための専用のJTAGデバッガ「MINICUB2」やデバイス・ドライバ開発ツール「Applilet」などを用意する．

■価格
1,650円（V850/JJ3の最上位品種，サンプル価格）
1,100円（K0R/Kx3の最上位品種，サンプル価格）
■連絡先
NECエレクトロニクス株式会社
TEL 044-435-9494
http://www.necel.com/index_j.html

54Mbpsのデータ受信時の消費電力が270mWの無線LANチップ
BCM4326，BCM4328

米国Broadcom社は，携帯機器向けの無線LANチップ「BCM4326」と「BCM4328」のサンプル出荷を開始した．BCM4326はIEEE 802.11b/gに，BCM4328はIEEE 802.11a/b/gに対応している．54Mbpsでデータ転送を行う場合の受信時の消費電力を270mWに抑えた．デジタル・カメラや携帯電話，携帯型メディア・プレーヤなどにおける需要を見込んでいる．

本無線LANチップは，従来の製品と比べて伝送距離を最大25％延長できる．同社の「BroadRange」と呼ばれる技術を改良して，受信感度を3dB向上させたという．BroadRangeは，RF部やアンテナ，ディジタル信号処理などを最適化して，受信可能範囲を拡大する技術である．

いずれの無線LANチップもダイレクト・コンバージョン方式のRF回路やMAC（media access control）処理，ベースバンド処理，ARM7コアを1チップに集積している．

外部インターフェースとして，SDIOやUSB 2.0に対応している．また，80KバイトのROMと384KバイトのSRAMを内蔵している．動作電圧は3.3V．パッケージは，外形寸法が6.6mm×6.9mmの234ピンWL-CSP（wafer level-chip scale package），または10mm×10mmの205ピンFBGA（fine-pitch ball grid array）．

■価格
下記に問い合わせ
■連絡先
ブロードコム ジャパン株式会社
TEL 03-5908-3041
http://ja.broadcom.com/

PowerPCプロセッサとVxWorksを搭載した制御・計測装置向けコントローラ・モジュール
cRIO-9012

米国National Instruments社は，同社のCompactRIO規格に準拠するコントローラ・モジュール「cRIO-9012」を発売した．CompactRIOとは，データ処理アルゴリズムをFPGAに実装して高速化する制御・計測装置である．米国Freescale Semiconductor社，米国Wind River社と共同で開発した．

本モジュールは，Wind River社のリアルタイムOSであるVxWorksを搭載している．プロセッサとしては，Freescale社のMPC5200（動作クロック周波数は400MHz）を採用した．プログラム開発には，National Instruments社の開発環境であるLabVIEWを利用できる．

また，Wind River社は，LabVIEWに対応したデバッグ用API（application programming interface）を開発した．これにより，同社のWind River ICEやWind River Probeと一緒に使う診断ソフトウェアなどをLabVIEW上で作成できるようになった．また，デバッグ対象とのインターフェースやテスト・ルーチンの作成，フラッシュ・メモリの一括書き込み，診断プログラムの実行，製品に特化したデバッグ環境の構築なども，このAPIを使って行える．

■価格
192,000円
■連絡先
日本ナショナルインスツルメンツ株式会社
TEL 0120-527196
salesjapan@ni.com
http://www.ni.com/jp/
ウインドリバー株式会社
TEL 03-5778-6001
press-jp@windriver.com
http://www.windriver.com/japan/

NEWS
機能安全に対応した車載ソフトウェア開発基盤作りに向けて，名古屋大学などがコンソーシアムを設立

ヴィッツと名古屋大学大学院情報科学研究科 附属組込みシステム研究センターが中心となり，自動車制御用プラットホーム（基盤）開発のためのコンソーシアムを設立した．本コンソーシアムは，機能安全に対応したリアルタイムOSや通信ミドルウェアの開発，およびそれらの応用システムの例示，ドキュメントの作成などを行う．

TOPPERS/ASPカーネルをベースにリアルタイムOSの開発を行う．機能安全規格「IEC61508」のSIL3に沿ったプロセス管理や安全性の分析方法を採る．また，従来はアプリケーション・ソフトウェアとして実装されていたメモリ・チェックなどの機能をカーネルに埋め込む方針．

通信ミドルウェアはCAN，LIN，FlexRayの各車載ネットワーク規格に対応する．本コンソーシアムで開発したリアルタイムOSや通信ミドルウェアは，TOPPERSプロジェクトから公開される予定．

本コンソーシアムには，アイシン・エィ・ダブリュ，アイシン精機，サニー技研，東海ソフト，東海理化電機製作所，トヨタ自動車，豊通エレクトロニクス，名古屋市工業研究所，北海道立工業試験場，ルネサス テクノロジなども参加している．また，本コンソーシアムのプロジェクトは，経済産業省の「平成18年度 戦略的基盤技術高度化支援事業（中小企業基盤整備機構）」に採択されている．期間は3年間．リアルタイムOSや通信ミドルウェアについて，国内の第3者テスト機関によるIEC61508 SIL3の模擬認証の実施を目指している．

● TOPPERSプロジェクトのWebサイト
http://www.toppers.jp/